

Japanese Patent Gazette

No. 2796336/1998

The following is a partial English translation of exemplary portions of non-English language information that may be relevant to the issue of patentability of the claims of the present application.

[MEANS TO SOLVE THE PROBLEM]

In order to achieve an object of the present invention, the present invention adopts a photo sensor array in which photo-transistors are arranged two-dimensionally on a substrate.

To suppress an increase in crosstalk with an increase in the number of pixels, the present invention also adopts thin film transistors, each being provided for each pixel in addition to the foregoing phototransistors.

To realize a large area, high density and high speed sensor array, an amorphous silicon is adopted for a photosensitive section of the phototransistor and the thin film transistor.

To realize a thinner input device, a contact sensor system is adopted.

BEST AVAILABLE COPY

(51) Int. Cl. ⁶		識別記号	
H 01 L 27/146	F I	H 01 L 27/14	C
I 10 4 N 5/335		H 04 N 5/335	W
		H 01 L 31/10	E

(21) 出願番号	特願平1-68126	(73) 特許権者	939635939
(22) 出願日	平成11年(1998) 3月20日	株式会社日立製作所	
(65) 公開番号	特願平2-246272	東京千代田区神田墨田台4丁目6番地	
(43) 公開日	平成22年(1990)10月2日	坂田 俊人	
審査請求日	平成8年(1996) 3月15日	東京都分寺市東葛ケ嶺1丁目280番地	
		株式会社日立製作所中央研究所内	
		金子 好之	
		東京都分寺市東葛ケ嶺1丁目280番地	
		株式会社日立製作所中央研究所内	
		小池 紀雄	
		東京都分寺市東葛ケ嶺1丁目280番地	
		株式会社日立製作所中央研究所内	
		井理士 小川 勝男 (外1名)	
		審査官 陳 樹 一	

(54) 発明の名称 二次元ホトセンサアレイ

(57) 特許請求の範囲

【請求項1】 基板上にホトセンサをアレイ状に配置した二次元ホトセンサアレイであって、上記ホトセンサの各々の画素が薄膜ホトトランジスタおよび薄膜トランジスタを有し、上記薄膜ホトトランジスタは、ソース電極、ドレイン電極、ゲート絶縁膜、ホトキャリアリ生成層およびチャネル形成層として働く半導体層、および吸込に分離したゲート電極を有し、上記ソース電極、上記ドレイン電極と上記ゲート電極との間に上記ゲート絶縁膜および上記半導体層が介在した構造を有し、かつ上記ゲート電極側から上記ゲート電極の枝の間隙を通して光が入射する構造を有することを特徴とする二次元ホトセンサアレイ。¹

【請求項2】 上記薄膜ホトトランジスタが非晶質シリコンを用いた電界効果型ホトトランジスタであり、上記ゲート電極を有し、上記ゲート電極側から上記ゲート電極の枝の間隙を通して光が入射する構造を有することを特徴とする二次元ホトセンサアレイ。²

膜トランジスタが非晶質シリコンを用いた電界効果型薄膜トランジスタであることを特徴とする請求項1記載の二次元ホトセンサアレイ。²

【請求項3】 上記基板上に光源からの光を通す窓領域を有し、原稿からの反射光を直接上記薄膜ホトトランジスタで受光することを特徴とする請求項1又は2に記載の二次元ホトセンサアレイ。

【請求項4】 上記二次元ホトセンサアレイを入力部に用いたことを特徴とする請求項1乃至3のいずれか一項に記載の二次元ホトセンサアレイ。

【発明の詳細な説明】

【産業上の利用分野】

本発明はパーソナルコンピュータ、ワードプロセッサ、ワークステーション等の画像入力装置あるいはデータ読取り装置等に用いて好適な二次元ホトセンサアレイに関する。

に開する。

【従来の技術】

従来パーソナルコンピュータ、ワードプロセッサ、ワークステーション等の画像入力装置に用いられていたのは、一次元イメージセンサを機械的に走査することにより画素を走査する方式の入力装置であった。

【発明が解決しようとする課題】

上記従来技術は機械的走査と電気的走査とが連在するため、装置の小型化、読取り速度のスピードアップ、カラー化等に限界があった。読取り速度を例にとれば、M4判原稿を8mm/100mmの分解能で読取るにはほぼ16秒の時間を要した。またカラー化に際しては、機械的走査を3回繰返す等の操作が必要であり、さらに3倍以上の読取り時間を要するとともにフィルタの構成の自由度も失われた。

本発明は従来の機械式走査をなくし、全電子式走査による画像入力を実現することを目的とする。

本発明の他の目的は密着型二次元センサを提供することにある。

本発明の更に他の目的は面積、高感度、高速応答のセンサアレイを提供することにある。

【課題を解決するための手段】

上記目的を達成するための本発明は、基板上にホトトランジスタを二次元的に配置することによりホトセンサアレイを構成したものである。

また画素数の増大にともなうクロストークの増大を抑えるためホトトランジスタに加えて薄膜トランジスタを画素毎に付加するものである。

また、センサアレイの面積化、高感度化、高速化のために、ホトトランジスタの感光部および薄膜トランジスタに非晶質シリコンを用いたものである。

さらに、入力装置の薄型化をはかるために、密着センサ方式としたものである。¹

【作用】

基板上に形成されたホトトランジスタは、電界効果型薄膜トランジスタでソース、ドレインおよびゲート電極にバイアスを印加することにより、入射光を電気信号に変換する。この場合ホトトランジスタは光電変換機能を有するとともに、スイッチ機能、増幅機能を有する。また、基板上に多数個配置された画素を順次走査してクロストークなく信号を外部に取出すことができる。また、その増幅機能により高いS/N比を実現することができ、

薄膜トランジスタは各画素のスイッチ作用をより完全にするためのものである。

半導体層として用いる非晶質シリコンは、光が照射されるとホトキャリアを生じ、これがゲート間隙部のチャネルをつなぐ役割を果たす。これによりホトトランジスタが動作する。ホトトランジスタはゲート、ソース、ドレインの他に光が当たる場所つまりもう一つの端子を有

(2)

すると考えられる。すなわち効果的にホト電子素子であるため、極めてフレキシブルな使用方法が可能である。

【実施例】

以下、本発明を実施例により説明する。第1図は本発明の一実施例を示したものである。第1図(a)は画素部の平面図、同図(b)は画素部断面図、同図(c)はパナール構成図を示したものである。

センサ基板の製作法をまず説明する。ガラス基板上に金属クロムを200nm厚にスパッタ蒸着し、トップコートで2つの柱を持つようにパターンニングして、ゲート2とする。ついで、この上にプラズマCVD法によりゲート絶縁膜の酸化シリコン3、半導体層としてa-Si層4、オーミックコンタクト層としてa-Si層5を連続的に堆積する。半導体層のa-Siはホトキャリアリ生成層であると同時にSiH₄とSiH₂の界面においてチャネルを形成して電流経路をつくる層でもある。厚さは550nmである。

プラズマCVD法は真空装置中にモノシラン(SiH₄)をペーパーにしたガスを導入し、配パリーを加えることによりプラズマを形成し、これにより分解したSiおよび水素が基板上に堆積するものである。モノシラン100%を用いるならばアンドープのa-Siが形成され、これらに加えてホスフィン(PH₃)を導入すればn型不純物であるホスドープしたa-Siを形成することができる。またSiH₄とともに窒素やアンモニアを導入すれば酸化シリコンが形成され、H₂Oガスを導入すれば酸化シリコン膜を形成することができる。これらの絶縁膜はゲート絶縁膜や保護膜として用いられる。堆積したa-Siは第1図(a)、(b)に示すように島状にパターンニングが行な

た。つぎにソース、ドレイン電極を形成する。電極としてはCrとAlの二層膜を形成する。第1図(c)に示すようにソース電極は一括して一つの電極に集められ、通常の端子はアース端子に接続される。ドレイン端子はラム状にまとめられ、水平シフトレジスタに接続される。この場合直接接続してもよいが、間にバッファあるいはラッチ機能を有する回路を挿入するケースが多い。

一方、ゲート線は普通レジスタ10に接続され、順次ゲート線を開放して面走査を可能にする。ゲート線とドレイン線の交差部に位置する各々のホトトランジスタ18は光のセンサであると同時にスイッチ機能を持つ素子である。したがってゲート線にパルスを加えることによって、そのゲート線につながる1ラインのトランジスタを電気的にスイッチオンし、ドレイン線を順次パルスを印加することにより、各ホトトランジスタに入射する光に対応した光信号をドレイン線より取り出すこと

50

(19) 日本国特許庁 (J P) (12) 特 許 公 報 (B 2)

第 2796336 号

(45) 発行日 平成 10 年 (1998) 9 月 10 日
(24) 登録日 平成 10 年 (1998) 6 月 26 日

(51) Int. Cl.		特 許 公 報	
H 01 L 27/146	31/10	H 01 L 27/14	C
H 04 N 5/335		H 04 N 5/335	W
H 04 N 5/335		H 01 L 31/10	E

(21) 出願番号		(73) 特許権者	
特願平 1-66126		989399939	
特願平 1-66126		株式会社日立製作所	
平成 1 年 (1989) 3 月 20 日		東京都千代田区神田駿河台 4 丁目 6 番地	
(65) 公開番号	特願平 2-246272	(72) 発明者	堀田 俊久
(43) 公開日	平成 2 年 (1990) 10 月 2 日	株式会社日立製作所中央研究所	
審査請求日	平成 8 年 (1996) 3 月 15 日	金子 好之	
		東京都分所市東区千代田 1 丁目 280 番地	
		株式会社日立製作所中央研究所	
		小池 紀雄	
		東京都分所市東区千代田 1 丁目 280 番地	
		株式会社日立製作所中央研究所	
		井理士 小川 勝男 (外 1 名)	
		審査官 齋藤 恭一	

(54) 発明の名称 二次元ホトセンサアレイ

(57) 特許請求の範囲

【請求項 1】 基板上にホトセンサをアレイ状に配置した二次元ホトセンサアレイであって、上記ホトセンサの各々の画素が薄膜ホトトランジスタおよび薄膜トランジスタを有し、上記薄膜ホトトランジスタは、ソース電極、ドレイン電極、ゲート絶縁膜、ホトキャリア生成層およびチャネル形成層として働く半導体層、および基板に形成されたゲート電極を有し、上記ソース電極、上記ドレイン電極と上記ゲート電極との間に上記ゲート絶縁膜および上記半導体層が介在した構造を有し、かつ上記ゲート電極側から上記ゲート電極の枝の間の間隙を通して光が入射する構造を有することを特徴とする二次元ホトセンサアレイ。

【請求項 2】 上記薄膜ホトトランジスタが非晶質シリコンを用いた電界効果型ホトトランジスタであり、上記薄

膜トランジスタが非晶質シリコンを用いた電界効果型薄膜トランジスタであることを特徴とする請求項 1 記載の二次元ホトセンサアレイ。

【請求項 3】 上記基板上に光源からの光を通す窓領域を有し、原稿からの反射光を直接上記薄膜ホトトランジスタで受光することを特徴とする請求項 1 又は 2 に記載の二次元ホトセンサアレイ。

【請求項 4】 上記二次元ホトセンサアレイを入力部に用いたことを特徴とする請求項 1 乃至 3 のいずれか一項に記載の二次元ホトセンサアレイ。

【発明の詳細な説明】

【産業上の利用分野】

本発明はパーソナルコンピュータ、ワードプロセッサ、ワークステーション等の画像入力装置あるいはデータ読取り装置等に用いて好適な二次元ホトセンサアレイ

に関する。

【従来の技術】

従来パーソナルコンピュータ、ワードプロセッサ、ワークステーション等の画像入力装置に用いられていたのり書面を走査する方式の入力装置であった。

【発明が解決しようとする課題】

上記従来技術は機械的走査と電気的走査とが混在するため、装置の小型化、読取り速度のスピードアップ、カラー化等に限界があった。読取り速度を例にとれば、M4 判原稿を 8 本/mm の分解能で読取るには 16 秒の時間を要した。またカラー化に際しては、機械的走査を 3 回繰返す等の操作が必要であり、さらに 3 倍以上の読取り時間を要するとともにフィルタの構成の自由度も失われた。

本発明は従来の機械式走査をなくし、全電子式走査による画像入力を実現することを目的とする。

本発明の他の目的は、電荷型二次元センサを提供することにある。

本発明の更に他の目的は、高感度、高速度、高感度のセンサアレイを提供することにある。

【課題を解決するための手段】

上記目的を達成するための本発明は、基板上にホトトランジスタを二次元的に配置することによりホトセンサアレイを構成したものである。

また画素数の増大にもなろうクロストークの増大を抑えるためホトトランジスタに加えて薄膜トランジスタを画素毎に付加するものである。

また、センサアレイの面積積、高感度化、高速化のために、ホトトランジスタの感光部および薄膜トランジスタに非晶質シリコンを用いたものである。

さらに、入力装置の薄型化をはかるために、密着センサ方式としたものである。

【作用】

基板上に形成されたホトトランジスタは、電界効果型薄膜トランジスタでソース、ドレインおよびゲート電極にバイアスを印加することにより、入射光を電気信号に変換する。この場合ホトトランジスタは光電変換機能を有するとともに、スイッチ機能、増幅機能を有する。また、感光面に多数配置された画素を順次走査してクロストークなく信号を外部に取出すことができる。また、その増幅機能により高い SN 比を実現することができる。

薄膜トランジスタは各画素のスイッチ作用をより完全にするためのものである。

半導体層として用いる非晶質シリコンは、光が照射されるとホトキャリアを生じ、これがゲート間隙部のチャネルをつなぐ役割を果たす。これによりホトトランジスタが動作する。ホトトランジスタはゲート、ソース、ドレイン端子の他に光が当たる場所つまりもう一つの端子を有

(2)

4

すると考えられる。すなわち効果的に 4 端子素子であるため、極めてフレキシブルな使用方法が可能である。

【実施例】

以下、本発明を実施例により説明する。第 1 図は本発明の一実施例を示したものである。第 1 図 (a) は画素部の平面図、同図 (b) は画素部断面図、同図 (c) はパネル構成配線図を示したものである。

センサ基盤の製作方法を説明する。ガラス基板上に金クロムを 200nm 厚にスパッタ蒸着し、1mm x 1mm の領域で 2 つの枝を持つようにパターンニングし、ゲート 2 とする。ついで、この上にガラスマニコ法によりゲート絶縁膜の酸化シリコン 3、半導体層として a-Si 層 4、オーミックコンタクト層として a-Si 層 5 を順次形成し、半導体層の a-Si はホトキャリア生成層であると同時に S 溝との界面においてチャネルを形成して電流経路をつくる層でもある。厚さは 550nm である。

プロセスマニコ法は真空装置中にモノシラン (SiH₄) をベースとしたガスを導入し、RF パワーを加えることによりプラズマを形成し、これにより分解した Si 以上に基盤が基板上に堆積するものである。モノシラン 100%、あるいはモノシランの水素希釈ガス (たとえば 10%) を用いるならばアブロードの a-Si が形成され、これらに加えてホスフィン (PH₃) を導入すれば n 型不純物であるドープした a-Si を形成することができる。また Si 層とともに窒素やアンモニアを導入すれば酸化シリコンが形成され、H₂O ガスを導入すれば酸化シリコン膜を形成することができる。これらの絶縁膜はゲート絶縁膜や保護膜として用いられる。堆積した a-Si は第 1 図 (a)、(b) に示すように島状にパターンニングが行な

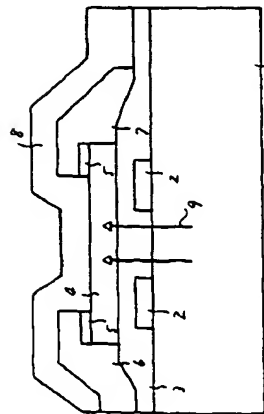
つぎにソース、ドレイン電極を形成する。電極としては Cu と Al の二層膜を用いた。ソース電極 6、ドレイン電極 7 はパターンニングで形成する。第 1 図 (c) に示すようにソース電極は一括して一つの電極に形成される。通常の端子はアース端子に接続される。ドレイン端子はコラム状にまとめられ、水平ソフトレジスタ 11 に接続される。この場合直線接続してもよいが、間にバッファがあるにはラッチ機能を有する回路を挿入するケースが多い。

一方、ゲート線は垂直レジスタ 10 に接続され、順次ゲート線を開放して面走査を可能にする。ゲート線とドレイン線の交差部に位置する各々のホトトランジスタ 18 は光のセンサであると同時にスイッチ機能を有する素子である。したがってゲート線にバイアスを加えることによって、そのゲート線につながる 1 ラインのトランジスタを電気的にスイッチオンし、ドレイン線を順次バイアスを印加することにより、各ホトトランジスタに入射する光に対応した光信号をドレイン線より取り出すこと

50

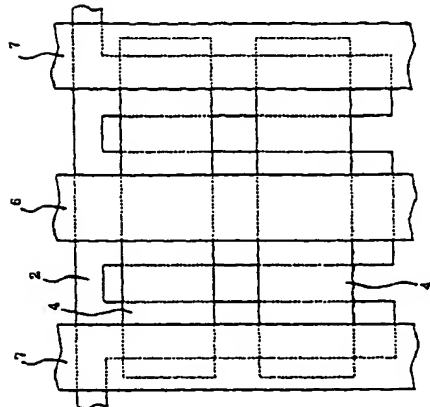
(5)

【第1図 (b)】



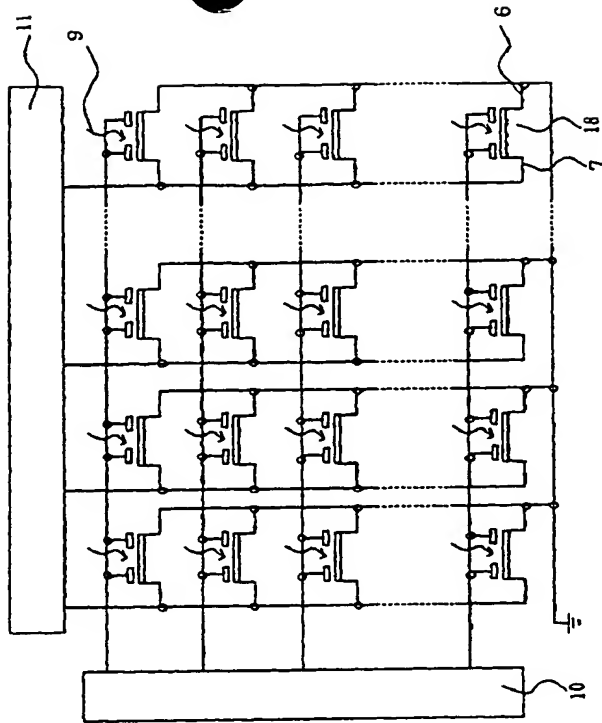
1: 基板 2: ゲート 3: 配線膜
4: 半導体 5: イミタコンタクト
6: ソース 7: ドレイン 8: 配線膜
9: 入射光

【第2図】

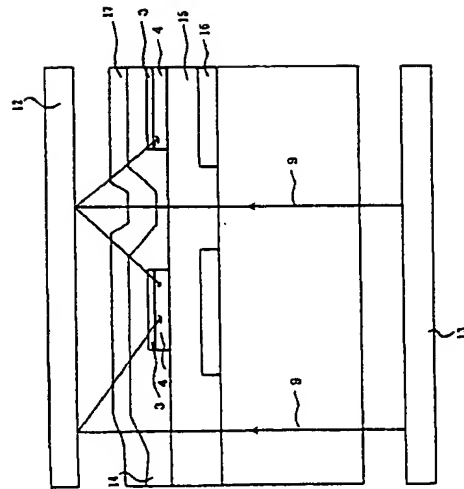


(6)

【第1図 (c)】

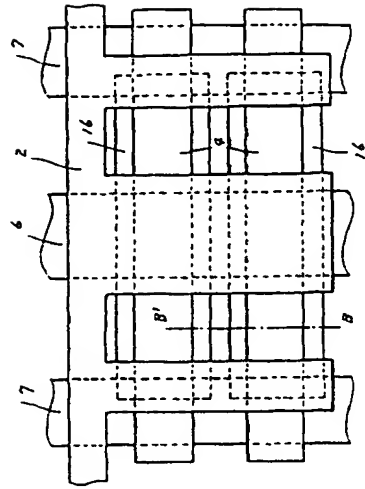


【第3図】



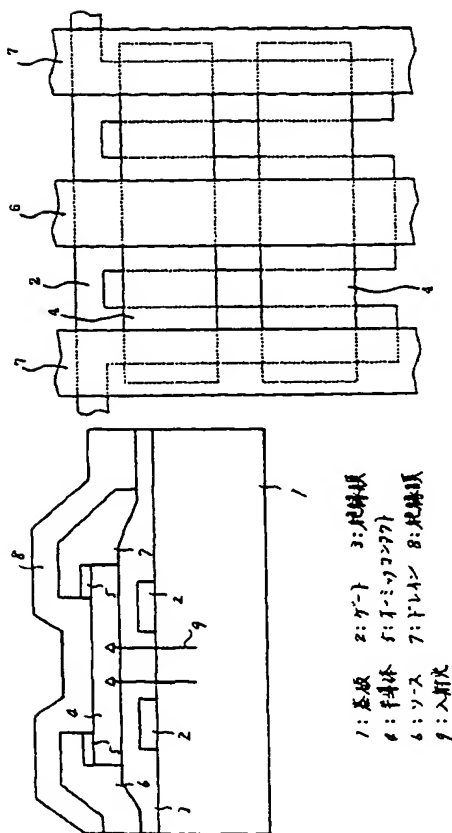
6...ソース 7...ドレイン 10...垂直走査回路
9...入射光 11...水平走査回路 18...ホトトランジスタ

【第4図】



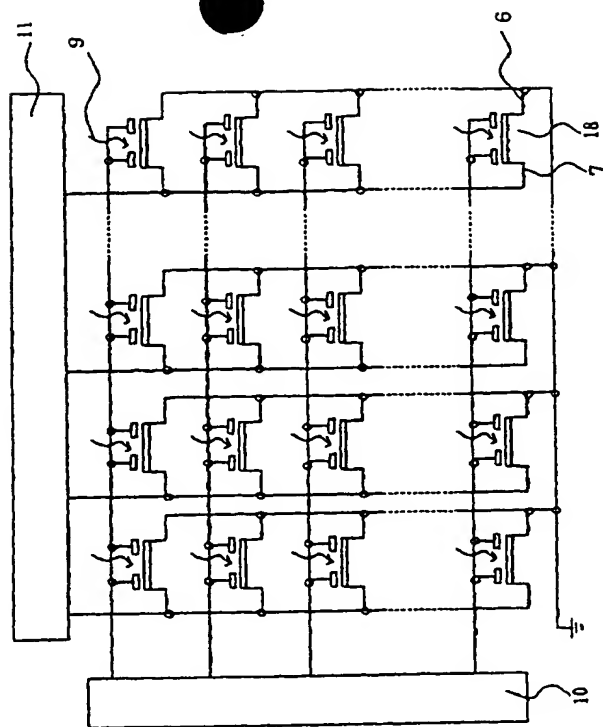
(5)

【(7)図1解】

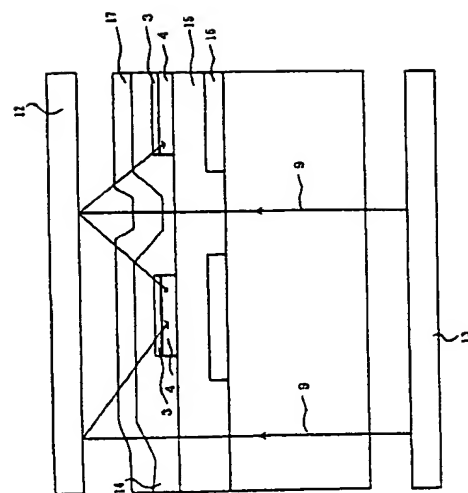


(9)

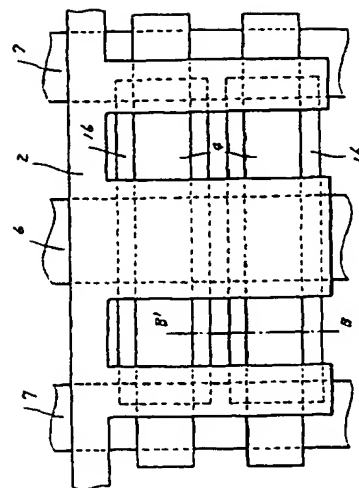
【第1図(c)】



【第3図】

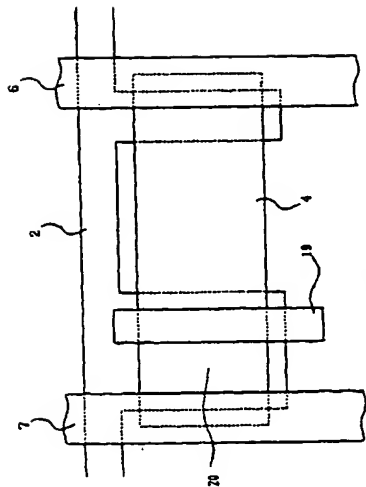


【第4図】

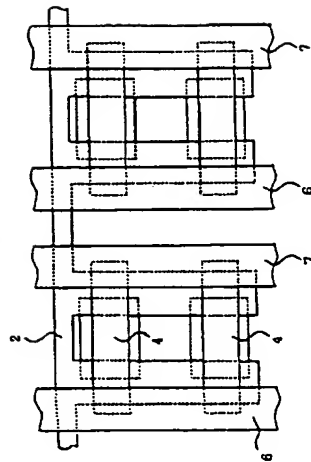


(9)

【第9図】



【第10図】



フロントページの続き

(72) 発明者 岡井 謙

東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(56) 参考文献

- 特開 昭59-158553 (J P, A)
- 特開 昭60-64467 (J P, A)
- 特開 昭62-149251 (J P, A)
- 特開 昭63-232366 (J P, A)
- 特開 昭57-72370 (J P, A)
- 実開 平2-8055 (J P, U)

(58) 調査した分野(Int. Cl. 6, D B 名)

- H01L 21/339
- H01L 27/14 - 27/148
- H01L 29/762 - 29/768
- H04N 5/335

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.